

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **09-162749**

(43)Date of publication of application : **20.06.1997**

(51)Int.CI.

H03M 7/40

H03M 7/46

H04N 1/41

H04N 7/30

(21)Application number : **08-293370**

(71)Applicant : **NIPPON STEEL CORP**

**EKUSHINGU:KK**

(22)Date of filing : **15.10.1996**

(72)Inventor : **TAYAMA MASASHI**

(30)Priority

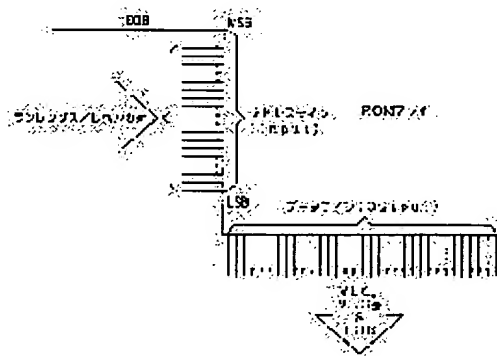
Priority number : **95 544032**    Priority date : **17.10.1995**    Priority country : **US**

## (54) VARIABLE LENGTH CODE CODER

(57)Abstract:

**PROBLEM TO BE SOLVED:** To optimize a coding time of a digital video coding system without making the configuration complicated.

**SOLUTION:** It is required to process  $8 \times 8$  blocks continuously to optimize a coding time of a variable length coding unit. An EOB signal representing an end of a block formed by run length coding processing is given to a least significant bit or a most significant bit of an address of a data table memory of a variable length code(VLC) in a ROM array and a level of zero run length and non-zero data is given to other bits. VLC and a



data length of the VLC are stored in an area addressed when the EOB signal is at 'L' in the VLC data table memory and data resulting from adding the EOB code to the VLC and the data length of the VLC are stored in an area addressed when the EOB signal is at 'H'. Thus, the VLC data are generated at a high speed without requirement of a special circuit to generate the EOB code.

---

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-162749

(43) 公開日 平成9年(1997)6月20日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 M 7/40		9382-5K	H 0 3 M 7/40	
	7/46	9382-5K		7/46
H 0 4 N 1/41			H 0 4 N 1/41	B
	7/30		7/133	Z

審査請求 未請求 請求項の数3 F D (全 8 頁)

(21) 出願番号 特願平8-293370

(22) 出願日 平成8年(1996)10月15日

(31) 優先権主張番号 08/544, 032

(32) 優先日 1995年10月17日

(33) 優先権主張国 米国 (U S)

(71) 出願人 000006655

新日本製鐵株式会社

東京都千代田区大手町2丁目6番3号

(71) 出願人 396004833

株式会社エクシング

名古屋市中区錦3丁目10番33号

(72) 発明者 田山 正志

アメリカ合衆国 カリフォルニア州

94087 サニーバイル パーナードアベニ

ュー 1524

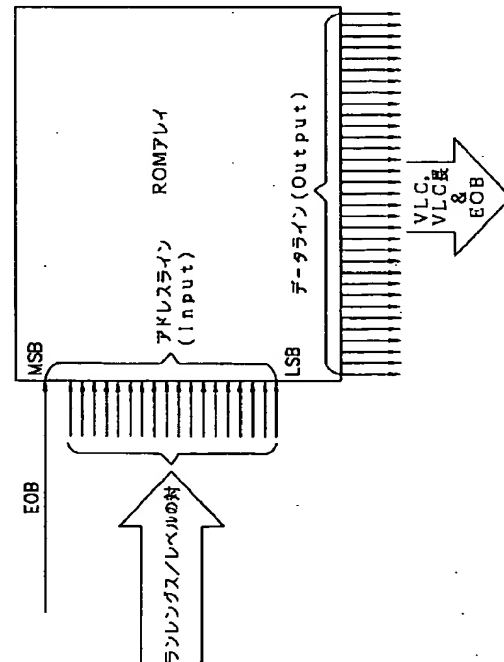
(74) 代理人 弁理士 國分 孝悦

(54) 【発明の名称】 可変長コード符号化装置

(57) 【要約】

【課題】 構成を複雑にすることなくデジタルビデオ符号化システムの符号化時間を最適化する。

【解決手段】 可変長符号化ユニットに対する符号化時間を最適化することは、 $8 \times 8$ のブロックを連続的に処理することを可能にする必要がある。ランレングス符号化処理で形成されたブロックの終了を示すEOB信号を、ROMアレイ内の可変長コード(VLC)データテーブルメモリのアドレスの最下位又は最上位ビットに入力し、他のビットにはゼロのランレングス、非ゼロデータのレベルを入力する。VLCデータテーブルメモリには、EOB信号が“L”の時にアドレスされる領域にVLCおよびVLCのデータ長を記憶し、EOB信号が“H”の時にアドレスされる領域にVLCおよびVLCのデータ長にEOB符号を付加したデータを記憶する。これにより、EOBコードを生成するための特別な回路を要求せずに高速にVLCデータを生成することができるようにする。



## 【特許請求の範囲】

【請求項1】 ランレンクス長およびシグナルレベルを少なくとも含む入力コードをランレンクス長およびシグナルレベルに応じて予め割り当てられた異なる可変長コードデータに変換して出力する符号化装置において、第1の領域には前記入力されるランレンクス長およびシグナルレベルに応じて予め割り当てられた異なる可変長コードデータと前記可変長コードデータのデータ長とを記憶し、第2の領域には前記入力されるランレンクス長およびシグナルレベルに応じて予め割り当てられた異なる可変長コードデータに符号化ブロックの終了を示すEOB符号を付加したデータと前記EOB符号を含む前記可変長コードデータのデータ長とを記憶する記憶手段を設け、前記入力コードと共に外部より供給される符号化ブロックの終了を示すEOB判定信号に応じて前記記憶手段の前記第1、第2の領域の何れかを選択して前記入力コードに対応する可変長データを出力することを特徴とする可変長コード符号化装置。

【請求項2】 請求項1に記載の可変長コード符号化装置は、ゼロデータのラン長と非ゼロデータのレベルとをISO/IEC 13818-2標準の可変長コードに変換することを特徴とする可変長コード符号化装置。

【請求項3】 請求項1に記載の可変長コード符号化装置において、前記記憶手段は、入力データの前記EOB判定信号を最上位ビットまたは最下位ビットアドレスとし、入力データの前記ランレンクス長および前記シグナルレベルを残りのアドレスとするアドレスが割り当てられた読み出しメモリであることを特徴とする可変長コード符号化装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、高品質のビデオ画像を再生するために必要なデータの総量の圧縮装置に係り、特に、ビデオ信号をデジタルビット信号に圧縮するデジタルビデオ符号器において効率的に可変長符号を生成する可変長コード符号化装置に関する。

## 【0002】

【従来の技術】デジタルビデオ信号処理は、コンピュータ技術の応用によって急速に発展している。しかしながら、このデジタルビデオ信号処理に関しては種々の問題点がある。アナログビデオ信号をデジタルビデオ信号にデジタル化する場合、たとえ短いアナログ信号でもデジタル化されたビデオ信号は膨大な量になる。よって、最も一般的な問題は、膨大な量のデータを取り扱わなければならない点である。

【0003】アナログビデオ信号を再生するために要求されるデジタルデータの総量を減少させるために、圧縮技術が用いられる。典型的なビデオ圧縮技術は、連続

的なビデオフレーム間の冗長部分（時間経過順の冗長部分）を利用して、ビデオを再生するために要求されるデータの総量を減少させる方法である。

【0004】最も広く使用されているビデオの圧縮システムは、通常MPEG-1、MPEG-2標準として一般的に知られている。MPEG-1、MPEG-2は各々送信するデジタルビデオ信号に対して、圧縮したデジタルビット信号を定義している。MPEG-1、MPEG-2標準は、国際標準化機構（ISO）の動画専門グループによって規格化されている（MPEGは、Moving Picture Expert Groupの頭字語である）。

【0005】MPEGシステムにおいて、デジタルビデオイメージのフレームは複数のマクロブロックに分割される。1つのマクロブロックは、1つの16×16のピクセルブロック（輝度）と2つの8×8のピクセルブロック（色度）とを含む。MPEGのデジタルビデオ符号化標準は、一般に各々のマクロブロックをさらに6個の8×8のピクセルブロックに分割し、各々のブロックを符号化する。

【0006】MPEGビデオの符号化プロセスを、図1に示す。典型的には、ステップ120の離散コサイン変換（DCT）が提示された回路によってブロックレベルで実行され、全体としての符号化プロセスがマクロブロックレベルで実行される。このことは、1つのマクロブロックは6個のブロックから構成されるので、DCTが各々のマクロブロックに対して6回実行されることを意味する。

【0007】符号化時間を最適化するために、これらのブロックはDCT回路に（ブロック間で間隔をあけずに）連続的に送られることが必要である。

【0008】後に、可変長符号化過程（ステップ160）で、ゼロでない係数に対する可変長コード（VLC）データがROMアレーから取り戻される。しかしながら、64番目の係数値がゼロでなければ、可変長符号化過程（ステップ160）では、メモリに2度アクセスすることが要求される。1度目は可変長コード（VLC）とそのVLCの長さを求めるために、2度目は適当なEOBコードを戻すためにメモリに2度アクセスする。

【0009】前のステップから送られてくるデータが連続的なので、EOBコードを戻すためのタイミングが次のブロックの最初の係数にアクセスするタイミングと同じになるために問題が生じる。1つの解決策は、離散コサイン変換（ステップ120）の後、一時的に係数データを貯めるためのバッファメモリを使って時間間隔を挿入することである。その他の解決策は、可変長符号化過程（ステップ160）で64番目のブロックの係数のVLCデータを求めるためにテーブルメモリにアクセスした後、その求めたVLCデータにブロックの終了（E

OB)コードを付加するための特別の回路を符号器に持たせることである。

【0010】しかしながら、これら2つの解決策とも限界がある。符号器の複雑さが増すことが問題となる。

【0011】MPEG-1、MPEG-2のデジタルビデオ標準は、今や専門的なビデオ製品、あるいは一般消費者用のビデオ製品にも用いられている。MPEG標準を装備する一般消費者用の製品を効果的に市場化するためには、できるだけ符号化を効率的に実行し、製品の価格を低く抑えることが重要である。この目的に沿えば、 $8 \times 8$ のブロックを連続的に処理し、一方で、できるかぎり少ない数の集積回路を使用したMPEGの符号器を開発することが望ましい。

【0012】

【発明が解決しようとする課題】本発明の目的は、構成を複雑にすることなくデジタルビデオ符号化システムの符号化時間を最適化することにある。特に、MPEG符号器において $8 \times 8$ 等のブロックを連続的に処理することを可能にすることによって、符号化時間を最適化することが本発明の目的である。

【0013】

【課題を解決するための手段】上記目的を達成するために、本発明の変長コード符号化装置は、ランレングス長およびシグナルレベルを少なくとも含む入力コードをランレングス長およびシグナルレベルに応じて予め割り当てられた異なる可変長コードデータに変換して出力する符号化装置において、第1の領域には入力されるランレングス長およびシグナルレベルに応じて予め割り当てられた異なる可変長コードデータと可変長コードデータのデータ長とを記憶し、第2の領域には入力されるランレングス長およびシグナルレベルに応じて予め割り当てられた異なる可変長コードデータに符号化ブロックの終了を示すEOB符号を付加したデータとEOB符号を含む可変長コードデータのデータ長とを記憶する記憶手段を設け、入力コードと共に外部より供給される符号化ブロックの終了を示すEOB判定信号に応じて記憶手段の第1、第2の領域の何れかを選択して入力コードに対応する可変長データを出力する。

【0014】このように、EOB判定信号に応じて2つにアドレス分けされた記憶手段を挿入することによって、効果的に可変長コード(VLC)データを生成する。これによって係数データを一時的に蓄えるためのバッファメモリ、あるいはブロックの終了(EOB)コードを生成するための特別な回路を設けずにVLCデータが生成できる。したがって、本発明によれば、簡単な構成で最適な符号化時間を得ることができる。

【0015】

【発明の実施の形態】本発明の実施の形態を図面を参照しながら説明する。以下の記述において、説明のために、本発明の概略の理解を与えるために特別な命名法を

設定する。しかしながら、本発明を実行するために、特別にこれらの詳細な説明が必要でないことは従来技術の専門家にとって明らかであろう。

【0016】例を挙げれば、本実施形態はMPEG-2のデジタルビデオ標準を参照して記述するが、本実施形態が明らかにする点は、可変長の符号化を行える他のシステムにも適用可能である。言い換えれば、以下では、本発明を不必要に判りにくくしないために、よく知られた回路や装置をブロック図形式で示す。

10 【0017】図1は、MPEGビデオのための符号化処理の全体の流れ図(ブロック図)を示している。このブロック図は、MPEG-2のビデオ符号器によって各ブロック毎に実行される符号化ステップ間相互の関係を示している。ビデオフレームデータは符号化プロセスに入力され、最終的に符号化されたブロックが結合されて、論理的に符号化ビデオフレームの形式に構成したMPEGビデオのビットデータを生成する。

20 【0018】図1において、最初のステップ(ステップ110)は、ブロックについての動き補償予測か、あるいは内部フレームの符号化を実行する。動き補償予測は、現在のフレームで解析しているブロックと同じブロック、すなわち過去のあるいは未来のフレームのブロックを決定するプロセスである。あるフレームでは、動き補償予測が実行されず、その全フレームが他のフレームを参照することなく符号化される。そのようなフレームは、内部フレームとかIフレームとして知られている。

30 【0019】ビデオフレームデータは、動き補償予測か内部フレームの符号化段階(ステップ110)への入力であり、その出力は、空間のブロックデータである。空間のブロックデータは次いで、ステップ120で離散コサイン変換器によって処理される。離散コサイン変換器は、空間領域の情報を周波数領域の情報へ変換する。離散コサイン変換器からの出力は、周波数ブロックデータである。

40 【0020】周波数ブロックデータは次いで、量子化され走査される。量子化プロセス(ステップ130)は、周波数ブロック係数の正確さを与えられたイメージの質を達成するために要求される最少のレベルに落とすことによって、視覚的に意味を持たなくなった情報を捨てる。すなわち、ステップ130では、周波数ブロック係数は、終端からあるビットを外したようなある予測値や量子化ステップサイズによって分割される。量子化プロセスの目標は、情報がもっと容易に圧縮され得るように、ゼロでない係数の数を減ずることである。量子化された周波数ブロックデータの $8 \times 8$ 個の例が、図2

(a)に示されている。

50 【0021】次に、量子化されたデータは、ステップ140でジグザグに走査される。ジグザグ走査の例が、図2(b)に概念的に示してある。ジグザグ走査は、量子化された係数のゼロの列を含む値の長い数列を生成す



ば、VLCとVLCの長さでEOBコードとから成るVLCデータを出力する。MPEG-2で要求されるISO/IEC13818-2で定義されたVLCデータを生成するために、VLCコード長を表すために必要なビット長は5ビットで、最長のVLCを表すために必要なビット長は24ビットである。

【0033】さらに、このVLCがもし8×8ブロックの最後のVLCであれば、終了コード(EOB)も送信されなければならない。そのため2つの異なった終了コード(EOB)がISO/IEC13818-2標準で使われている。第1の終了コード(EOB)は“10”コードからなり、ビット幅の31ビット全部が最長コードを表示するために要求される(24VLCビット、5VLC長ビットに終了コード(EOB)2ビットが加わる)。ISO/IEC13818-2標準での第2の終了コード(EOB)は“0110”コードからなり、要求される全ビット幅は33ビット長である。

【0034】図5は、符号器回路を単純化するための可変長コード(VLC)テーブルの1つの具体例を示す。このVLCテーブルは、図4のROMアレイに蓄えられている。この実施形態では、VLCテーブルはアドレス40000hを境に上の半分と下の半分とに分割されている。VLCテーブルの上半分と下半分の両方が複数のVLCデータ登録を含む。

【0035】VLCテーブルの下半分に登録されるVLCデータの各々は、VLCコード長を含むVLCデータで構成される。一方、VLCテーブルの上半分に登録されるVLCデータは、VLCコード長と1つのVLCに加えて更にブロックの終了(EOB)コードとを含むVLCデータで構成される。このため、下半分のテーブルは、ブロックの終了と関係なしに全てのランレングスと係数レベルとの対を変換するために使用できる。また、上半分のテーブルは、ブロックの終了と関連するランレングスと係数レベルとの対を変換するために使用できる。

【0036】この実施形態で使用したROMアレイには代替記憶装置がある。他の実施形態では、記憶装置はラムディスク(RAM)、磁気ディスク記憶媒体、光学記憶媒体、フラッシュメモリ装置やその他の読み込み可能な記憶媒体を含んでいる。

【0037】各々のVLCデータ登録は、アドレスと関連している。図4に関連して述べたように、アドレスは、ゼロの数(ゼロのランレングス)と計数値(係数レベル)と終了(EOB)指示値とから成る。この実施形態では、12~17のアドレスビット(アドレス[17:12])にゼロのランレングス、0~11のアドレスビット(アドレス[11:0])に係数レベルがある。アドレス[18]の最上位ビット(MSB)にEOB指示値がある。

【0038】この実施形態では、EOB指示値は、ブロックが終了状態かブロックが終了でない状態かの2つの

状態を持つ。入力されたゼロのランレングスと係数レベルとがブロックの終了を表していれば(すなわち、64番目か64の倍数の係数)、アドレスビット18(アドレス[18])がセットされ、VLCテーブルの上半分が選択される。一方、ブロックの終了状態でなければ、VLCテーブルの下半分が選択される。したがって、EOB指示値に応じてVLCテーブルの下半分か上半分かが選択される。

【0039】VLCテーブルの下半分は、00000hから3FFFFhを含むアドレス間でアクセス可能である。また、VLCテーブルの上半分は、40000hから7FFFFhを含むアドレス間でアクセス可能である。勿論、代替の実施形態としては、アドレスビットを並べ替え、あるいはROM内のデータの異なる配列を用いることによって、多かれ少なかれアドレス空間を持つVLCテーブル装備できるし、そのうえ本発明の明らかにする点をも利用することができる。

【0040】例として、上半分と下半分のVLCデータ登録が交換され、EOB指示値が逆にされても結果は変わらないだろう。また、EOB指示値を変換の最上位レベルで適用する替わりに(すなわち、EOB指示値を持つVLCテーブルを選択し、適当なVLCデータをそのアドレスと異なるアドレスに配置すること)、EOB指示値を変換の最下位レベルで適用することも可能であろう。

【0041】例えば、2つのVLCデータが物理的なメモリ内に隣接して蓄積され得る。すると、VLCテーブルは1つのテーブルとして物理的に編成され、しかも、論理的に2つのものとしてアクセスされる。EOB指示値を持たないアドレスビットは、VLCデータ登録の選択を2つの隣接した登録に狭めるために使われ得る。そのため、EOB指示値は、適当なVLCデータ登録を選択するために使い得る。さらに、アドレスの範囲とアドレスを構成するフィールドの配列は変更され得るし、変更されてもなお本発明の明かすところを利用できる。

【0042】図6は、ゼロのランレングス、係数レベル、ROM内の物理的アドレスおよび出力の可変長コードデータ間の関係を示すテーブルである。この実施形態では、最初の列はゼロのランレングスと係数レベルとを示し、ランレングスと係数レベルとの対が付加すべきEOBコードを要求するかしないかを指示する。二番目の列は、最初の列からのデータが結合されたときに、先に述べたように、その物理的アドレスを形成する結果となる1つの物理的アドレスを示す。

【0043】第三番目の列は、二番目の列の中に対応する物理的アドレスを読んで出力(データ[32:0])されるデータを示す。すなわち、第三番目の列のデータは、最初の列のランレングスと係数レベルとの対およびEOB指示値に対応して、二番目の列の物理的アドレスに位置するVLCデータ登録を示す。VLCデータ登録は、長

さフィールドと可変長コード、および最初の列で指示されるならばEOBコードを含む。前記に記述したように、VLCデータ登録はメモリから検索して出力されるデータである。

【0044】図6のテーブルは、EOBコードを持つものと、EOBコードを持たないランレングスと係数レベルとの対の2つの例を示す。最初の2つの行について記述する。最初の行では、ゼロのランレングスが0、係数レベルが2でEOBコードが要求されない例を示す。前記に記述した方法でランレングスと係数レベルとの値を連結すると(0+000000000000+000010)となり、ヘキサ表示するとアドレスは00002hである。この実施形態では、この物理的アドレスは、VLCテーブルの下半分に対応する。

【0045】物理的アドレスが00002hで、ランレングスと係数レベルとの対に対応するVLCデータ登録は、第三番目の列に示されている。この例では、EOBコードが付与されないランレングスと係数レベルとの対(0,2)に対応するVLCデータ登録は、0010 1010 0000 0000 0000 0000 0000 0である。VLC長は5ビット(00101)で、VLCは次の5ビット(01000)で、VLCデータ登録の残りはゼロで埋められる。

【0046】二番目の行では、ゼロのランレングスが0で係数レベルも2のままだが、EOBコードが要求されている。したがって、同じランレングスと係数レベルとの対に対するアドレスは、アドレス[18]がセットされるため(1+000000000000+000010)となり、ヘキサ表示するために4桁づつ区切ると(100,0000,0000,0000,0010)と表され、アドレスは40002hとなる。この物理的アドレスは、VLCテーブルの上半分に対応する。

【0047】物理的アドレスが40002hで、ランレングスと係数レベルとの対に対応するVLCデータ登録は、第三番目の列に示されている。この例では、EOBコードが付与されるランレングスと係数レベルとの対(0,2)に対応するVLCデータ登録は、0011 1010 0010 0000 0000 0000 0000 0である。VLC長は7ビット(00111)で、VLCは次の7ビット(0100010)で、VLCデータ登録の残りはゼロである。

【0048】本実施形態でVLCテーブルのアドレス切換えに用いているEOB指示値は、前段のランレングス符号化処理ステップ150において必然的に生成される信号であり、本発明のために新たにこの信号を作成するための回路を構成する必要はない。

【0049】本発明は、8×8のブロックを連続的に処

理することによって、デジタルビデオ符号器システムの符号化時間を最適化することができる。さらに本発明は、EOBコードを付加するための特別な回路を用いずに、また一時的に蓄えた係数データのためのバッファメモリも用いずに、ブロックの終了時点でランレングスと係数レベルとの対の変換を提供することができる。

【0050】なお、本発明は、特定の模範的な具体例を挙げて述べているが、前記の請求項目に提示した本発明の精神や領域から外れなければ、色々な修正や変更がこの分野の専門家によって成され得る。

【0051】

【発明の効果】以上説明したように本発明によれば、可変長コード(VLC)テーブルを導入することによって、係数データを一時的に蓄えるためのバッファメモリ、あるいはブロックの終了(EOB)コードを生成するための特別な回路を装備せずに、符号化時間を最適化して効果的にVLCデータを生成できるため、MPEGシステム符号器の回路を単純化でき、費用の軽減が図られる効果がある。

【図面の簡単な説明】

【図1】MPEGビデオ信号に対する符号化過程の全体の流れを示すブロック図である。

【図2】ブロックから量子化した周波数データの例、および量子化した周波数データがどのような経路でジグザグに走査(スキャン)されるかを示す概念図である。

【図3】可変長符号化処理に対するランレングス符号化データ入力を示すブロック図である。

【図4】入力としてゼロのランレングス、係数レベルデータおよびブロックの終了コードを用いて可変長コードを出力するために使用されているROMアレイを示す図である。

【図5】符号器回路を単純化する可変長コード(VLC)テーブルの一実施形態を示す図である。

【図6】ゼロのランレングス、係数レベル、ROMアレイ内の物理的なアドレスおよび出力可変長コードデータ間の関係を示すテーブルの図である。

【符号の説明】

110 動き補償予測ユニット

120 離散コサイン変換(DCT)ユニット

130 量子化ユニット

140 ジグザグ走査ユニット

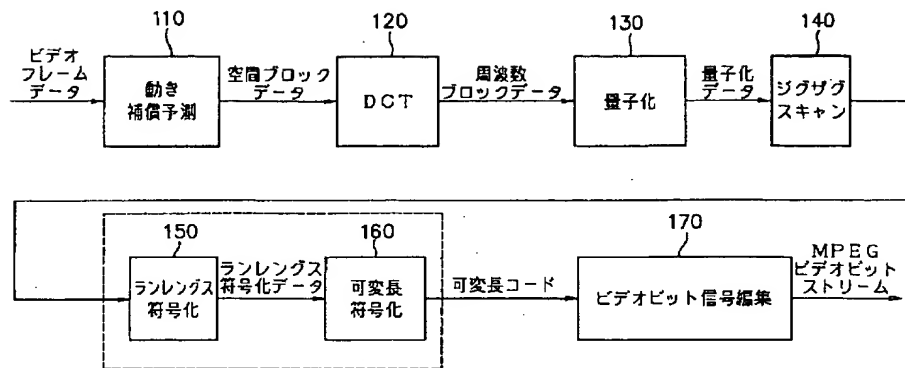
150 ランレングス符号化ユニット

160 可変長符号化ユニット

170 ビデオビット信号編集ユニット



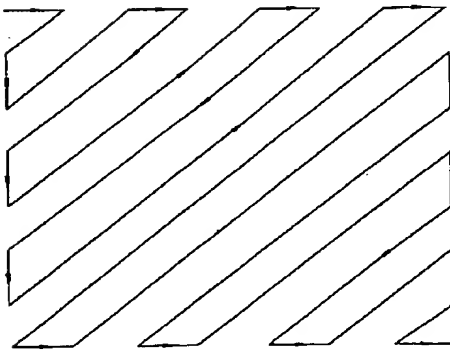
【図1】



【図2】

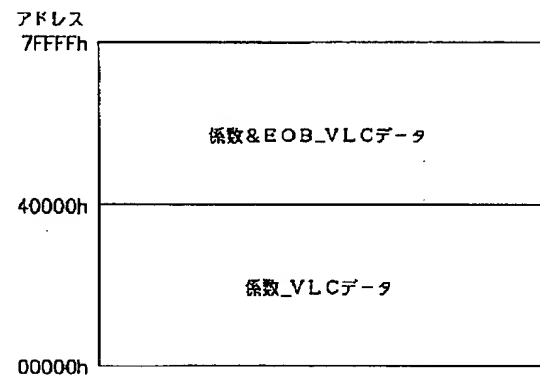
10	1	2	0	0	0	0	0
0	22	0	0	-1	0	0	0
0	0	1	0	0	0	0	0
0	0	0	0	0	0	0	0
0	0	0	0	0	0	1	0
0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	-3

(a)

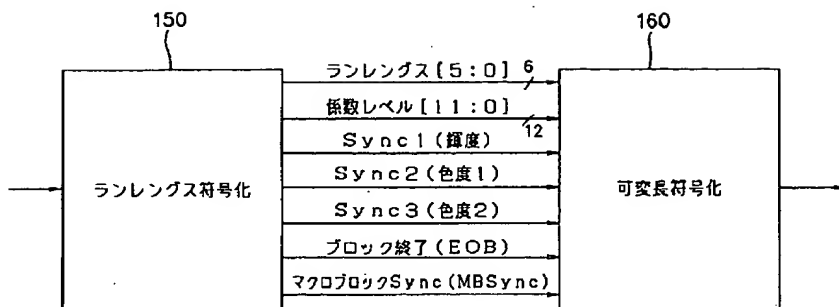


(b)

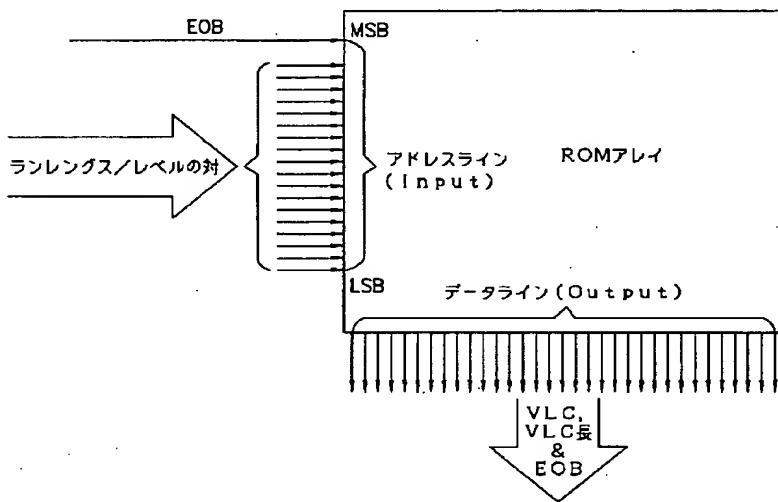
【図5】



【図 3】



【図4】



【圖 6】

ランレングス/基数レベル入力	入力からのアドレス	長さ	出力データ [ 32 : 0 ] 可変長コード ( V L C )
(0,2),w/oEOB	00002h	0010	1010 0000 0000 0000 0000 0000 0000 0
(0,2),wEOB	40002h	0011	1010 0010 0000 0000 0000 0000 0000 0
(6,1),w/oEOB	06001h	0011	1000 1010 0000 0000 0000 0000 0000 0
(6,1),wEOB	46001h	0100	1000 1000 1000 0000 0000 0000 0000 0